

(19) 日本国特許庁(JP)

(12) 特許公報(B1)

(11) 特許番号

特許第5220964号
(P5220964)

(45) 発行日 平成25年6月26日 (2013.6.26)

(24) 登録日 平成25年3月15日 (2013.3.15)

(51) Int.Cl.	F I
A 6 1 B 1/04 (2006.01)	A 6 1 B 1/04 3 7 2
G 0 2 B 23/24 (2006.01)	G 0 2 B 23/24 B
H 0 4 N 5/225 (2006.01)	H 0 4 N 5/225 C
H 0 4 N 5/341 (2011.01)	H 0 4 N 5/335 4 1 0
H 0 4 N 5/357 (2011.01)	H 0 4 N 5/335 5 7 0

請求項の数 4 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2013-500284 (P2013-500284)
 (86) (22) 出願日 平成24年7月2日 (2012.7.2)
 (86) 国際出願番号 PCT/JP2012/066899
 審査請求日 平成25年1月8日 (2013.1.8)
 (31) 優先権主張番号 特願2011-149463 (P2011-149463)
 (32) 優先日 平成23年7月5日 (2011.7.5)
 (33) 優先権主張国 日本国 (JP)

早期審査対象出願

(73) 特許権者 304050923
 オリンパスメディカルシステムズ株式会社
 東京都渋谷区幡ヶ谷2丁目43番2号
 (74) 代理人 100076233
 弁理士 伊藤 進
 (74) 代理人 100101661
 弁理士 長谷川 靖
 (74) 代理人 100135932
 弁理士 篠浦 治
 (72) 発明者 高橋 秀次
 東京都渋谷区幡ヶ谷2丁目43番2号 オ
 リンパスメディカルシステムズ株式会社内
 (72) 発明者 香川 涼平
 東京都渋谷区幡ヶ谷2丁目43番2号 オ
 リンパスメディカルシステムズ株式会社内
 最終頁に続く

(54) 【発明の名称】 内視鏡システム

(57) 【特許請求の範囲】

【請求項1】

被写体を撮像する撮像素子を備える撮像装置と、前記撮像装置と接続されるプロセッサとを備える内視鏡システムであって、

前記撮像装置は、

前記撮像素子を制御する撮像素子制御部と、

前記撮像素子制御部へ設定される第1の撮像素子制御情報を記憶する記憶部と、

前記記憶部に記憶されている前記第1の撮像素子制御情報を、前記撮像素子制御部へ設定する撮像素子制御情報設定部と、

前記撮像素子制御部の異常を検知する異常検知部と、

前記異常検知部により異常が検知されたとき、前記記憶部から前記第1の撮像素子制御情報を読み出し、前記撮像素子制御部へ再設定するように前記撮像素子制御情報設定部を制御する撮像素子制御情報再設定部と、

前記撮像素子制御情報再設定部による前記再設定が発生したとき、再設定発生情報を記憶する再設定発生情報記憶部と、

前記プロセッサとの間で情報を送受信する第1の通信部と、を備え、

前記プロセッサは、

前記撮像装置との間で情報を送受信する第2の通信部と、

前記第2の通信部と前記第1の通信部とを介して、前記再設定発生情報記憶部から前記再設定発生情報を読み出し、再設定が検出されたとき、前記第2の通信部と前記第1の通

信部とを介して、前記プロセッサが持つ第2の撮像素子制御情報を前記撮像装置へ送信する撮像素子制御情報再送信部と、
を備えたことを特徴とする内視鏡システム。

【請求項2】

前記記憶部は、不揮発性メモリであることを特徴とする請求項1に記載の内視鏡システム。

【請求項3】

前記記憶部は、前記撮像素子制御部より高い電源で動作することを特徴とする請求項1に記載の内視鏡システム。

【請求項4】

前記撮像装置と前記プロセッサは、ケーブルを介して接続されることを特徴とする請求項1から3のいずれか1つに記載の内視鏡システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、内視鏡システムに関し、特に、異常を検知して設定データを再設定する内視鏡システムに関する。

【背景技術】

【0002】

従来、CCDセンサあるいはCMOSセンサ等が設けられた撮像装置としては、内視鏡あるいはデジタルカメラ等が周知である。例えば、このような撮像装置として、特開2010-4146号公報には、CMOSセンサが設けられたカメラシステムが開示されている。

【0003】

このカメラシステムは、外部からのシャッタ設定データ等を保持するインターフェース部と、設定データに応じて画素部のシャッタ動作及び読み出しを行うための駆動パルスを生成する画素駆動部とを有している。

【0004】

また、CMOSセンサを備える内視鏡は、挿入部の先端部にCMOSセンサが配置される。このような内視鏡は、例えば、数十cmから数mのケーブル長を有するケーブルに接続されたプロセッサから駆動パルスを生成するための設定データが入力される。この設定データは、挿入部の先端部に配置されたCMOSセンサ内に設けられた外部からアクセス可能なレジスタに保持される。

【0005】

しかしながら、内視鏡は、その使用状況によって、例えば、高出力の電気メス等に近接して使用されることがある。このような、高出力の電気メス等に近接して内視鏡を使用した場合、CMOSセンサを駆動する駆動パルスが電気メスからのノイズの影響を受ける。このようなノイズの影響としては、プロセッサ側から設定データを伝送する際に設定データが不正な値に書き換えられる、あるいは、レジスタを含む撮像部の電源が落ちることによりレジスタに保持された設定データが消失する等がある。

【0006】

特に、CMOSセンサは、駆動パルス(周期、シャッタを含む)等をセンサ自体が発生させ、その発生するタイミングをセンサ内部に設けられている外部からアクセス可能なレジスタに保持した設定データで決定する。そのため、そのレジスタの値がプロセッサから設定された所望の値と相違が発生した場合、正常な出画を確保できない出画不良が発生する。即ち、CMOSセンサを備える内視鏡は、プロセッサから伝送される設定データ、あるいは、CMOSセンサ内に設けられたレジスタに保持された設定データが電気メス等のノイズの影響を受けた場合、正常な出画を確保できない虞がある。

【0007】

そこで、本発明は、ノイズの影響を受けた場合にも正常な出画を確保することができる

10

20

30

40

50

内視鏡システムを提供することを目的とする。

【発明の開示】

【課題を解決するための手段】

【0008】

本発明の一態様の内視鏡システムは、被写体を撮像する撮像素子を備える撮像装置と、前記撮像装置と接続されるプロセッサとを備える内視鏡システムであって、前記撮像装置は、前記撮像素子を制御する撮像素子制御部と、前記撮像素子制御部へ設定される第1の撮像素子制御情報を記憶する記憶部と、前記記憶部に記憶されている前記第1の撮像素子制御情報を、前記撮像素子制御部へ設定する撮像素子制御情報設定部と、前記撮像素子制御部の異常を検知する異常検知部と、前記異常検知部により異常が検知されたとき、前記記憶部から前記第1の撮像素子制御情報を読み出し、前記撮像素子制御部へ再設定するように前記撮像素子制御情報設定部を制御する撮像素子制御情報再設定部と、前記撮像素子制御情報再設定部による前記再設定が発生したとき、再設定発生情報を記憶する再設定発生情報記憶部と、前記プロセッサとの間で情報を送受信する第1の通信部と、を備え、前記プロセッサは、前記撮像装置との間で情報を送受信する第2の通信部と、前記第2の通信部と前記第1の通信部とを介して、前記再設定発生情報記憶部から前記再設定発生情報を読み出し、再設定が検出されたとき、前記第2の通信部と前記第1の通信部とを介して、前記プロセッサが持つ第2の撮像素子制御情報を前記撮像装置へ送信する撮像素子制御情報再送信部と、を備える。

10

【図面の簡単な説明】

20

【0010】

【図1】本発明の第1の実施の形態に係る撮像装置を含む内視鏡システムの構成を示す図である。

【図2】第1の実施の形態に係る撮像部の構成を示す図である。

【図3】制御レジスタ部の詳細な構成を説明するための図である。

【図4】制御レジスタ部の他の構成を説明するための図である。

【図5】制御レジスタの構成を説明するための図である。

【図6】第2の実施の形態に係る撮像部の構成を示す図である。

【図7A】TG部14のパルスと周期カウンタ41のパルスとが同時に発生している例を説明するための図である。

30

【図7B】TG部14のパルスが周期カウンタ41のパルスより後に発生している例を説明するための図である。

【図7C】TG部14のパルスが周期カウンタ41のパルスより前に発生している例を説明するための図である。

【図8】第3の実施の形態に係る撮像部の構成を示す図である。

【発明を実施するための最良の形態】

【0011】

以下、図面を参照して本発明の実施の形態について詳細に説明する。

【0012】

(第1の実施の形態)

40

まず、図1に基づき、本発明の第1の実施の形態に係る撮像装置を含む内視鏡システムの構成について説明する。

【0013】

図1は、本発明の第1の実施の形態に係る撮像装置を含む内視鏡システムの構成を示す図である。

【0014】

図1に示すように、内視鏡システム1は、生体の内部の被写体を撮像して撮像信号を出力する内視鏡2と、内視鏡2から出力される撮像信号を映像信号に変換して出力するプロセッサ3と、プロセッサ3から出力される映像信号に応じた画像を表示するモニタ4と、内視鏡2とプロセッサ3とを接続するケーブル5とを有して構成されている。このケーブ

50

ル5は、例えば、数十cmから数mのケーブル長を有する。

【0015】

内視鏡2は、生体の内部に挿入可能な細長の可撓性を有する挿入部6を備えている。挿入部6の先端には、先端部7が設けられている。この先端部7には、被写体を撮像する、例えばCMOSセンサにより構成される撮像部10が設けられている。

【0016】

本実施の形態の撮像装置としての撮像部10は、駆動パルス、撮像周期、シャッタ（露光時間）等の設定データに応じた被写体の撮像及び撮像した撮像信号の読み出しを行い、プロセッサ3にケーブル5を介して出力する。ここで、図2及び図3を用いて、先端部7に設けられている撮像部10の詳細な構成について説明する。

10

【0017】

図2は、第1の実施の形態に係る撮像部の構成を示す図であり、図3は、制御レジスタ部の詳細な構成を説明するための図である。

【0018】

撮像部10は、制御信号インターフェース部11と、制御レジスタ部12と、不揮発性メモリ13と、タイミングジェネレータ（以下、TGという）部14と、センサ部15と、信号処理部16と、出力処理部17とを有して構成される。また、プロセッサ3は、信号処理部18と、制御部19とを有して構成される。

【0019】

記憶部としての不揮発性メモリ13には、電源投入時に設定される駆動パルス、撮像周期、シャッタ（露光時間）等の設定データ（撮像素子制御情報）が記憶されている。不揮発性メモリを使用することにより、設定データの消失の可能性を低減できる。ただし、TG部14や信号処理部16等とは半導体のプロセス工程が異なるため2チップ構成になるなど、高価になったり、小型化が難しいなどの点がある。なお、不揮発性メモリ13に代わり、制御レジスタ部12より電源電圧が高い揮発性メモリ等を用いてもよい。このような電源電圧が高い揮発性メモリを用いることによりノイズ耐性を向上させることができ、ノイズ/電源の振幅比の関係で分母が大きくなるため、不揮発性メモリ程ではないが、ノイズの影響を軽減できる。また、揮発性メモリは、TG部14や信号処理部16等の半導体のプロセス工程と同一のプロセス工程で作ることができるため、1チップで作ることが可能となり、低価格化や小型化が容易となる。

20

30

【0020】

撮像素子制御情報設定部としての制御信号インターフェース部11は、電源投入時に不揮発性メモリ13に記憶されている設定データを読み出し、読み出した設定データを制御レジスタ部12に出力する。また、制御信号インターフェース部11には、プロセッサ3の制御部19からユーザが設定する所望の設定データが制御シリアルデータとして供給される。制御信号インターフェース部11は、制御シリアルクロックに基づき、制御部19から供給される所望の設定データを取り込み、制御レジスタ部12に出力する。

【0021】

図3に示すように、撮像素子制御部としての制御レジスタ部12は、複数、ここでは、3つの制御レジスタ21、22及び23と、初期化確認レジスタ24とを有している。なお、制御レジスタ部12は、3つの制御レジスタ21～23を有する構成であるが、3つに限定されるものではない。

40

【0022】

制御レジスタ21～23は、制御信号インターフェース部11から出力された設定データを保持する。そして、制御レジスタ21～23は、保持した設定データを撮像部10の各部、ここではTG部14、信号処理部16及び出力処理部17に供給する。

【0023】

初期化確認レジスタ24は、制御レジスタ21～23に保持されている設定データが電気メス等のノイズにより書き換えられる異常を検出する異常検出部を構成する。初期化確認レジスタ24は、制御レジスタ21～23の設定データが書き換えられる異常が発生し

50

たか否かを示す制御レジスタ異常検出信号を制御信号インターフェース部 1 1 に出力する。

【 0 0 2 4 】

撮像素子制御情報再設定部としての制御信号インターフェース部 1 1 は、初期化確認レジスタ 2 4 から制御レジスタ 2 1 ~ 2 3 に異常があったことを示す制御レジスタ異常検出信号が入力されると、不揮発性メモリ 1 3 に記憶されている設定データを読み出し、再度、制御レジスタ部 1 2 に出力して設定データを設定する。

【 0 0 2 5 】

T G 部 1 4 は、制御レジスタ部 1 2 からの設定データに基づき、センサ部 1 5 を駆動する駆動パルスを生成し、センサ部 1 5 に出力する。

【 0 0 2 6 】

撮像素子としてのセンサ部 1 5 は、T G 部 1 4 からの駆動パルスに基づき被写体の光学像を光電変換して撮像信号を生成する。センサ部 1 5 は、生成した撮像信号を信号処理部 1 6 に出力する。

【 0 0 2 7 】

信号処理部 1 6 は、センサ部 1 5 から出力された撮像信号に所定の信号処理を施し、出力処理部 1 7 に出力する。

【 0 0 2 8 】

出力処理部 1 7 は、信号処理部 1 6 で所定の信号処理が施された撮像信号を所定の伝送方式でプロセッサ 3 の信号処理部 1 8 に出力する処理を行う。

【 0 0 2 9 】

プロセッサ 3 の信号処理部 1 8 は、出力処理部からの撮像信号を映像信号に変換する信号処理を行い、モニタ 4 に出力する。

【 0 0 3 0 】

ここで、図 3 を用いて制御レジスタ部 1 2 の設定データに異常が発生した際の動作について説明する。

【 0 0 3 1 】

初期化確認レジスタ 2 4 は、制御信号インターフェース部 1 1 から設定データが書き込まれていない初期状態には 0 を保持しており、制御レジスタ 2 1 ~ 2 3 に設定データが保持されると、制御信号インターフェース部 1 1 からの制御により 1 に書き換えられ、この値を保持する。初期化確認レジスタ 2 4 は、保持している値を制御レジスタ異常検出信号として制御信号インターフェース部 1 1 に供給する。初期化確認レジスタ 2 4 では、電気メス等のノイズにより設定データに異常が発生して 1 から 0 に値が書き換えられると、異常が発生したと判定する。なお、初期化確認レジスタ 2 4 は、1 ビットのデータを保持しているが、多ビットのデータを保持するようにしてもよい。例えば、初期化確認レジスタ 2 4 は、8 ビットのデータを保持する構成とし、設定データが設定されると全て 1 に書き換えられる。そして、初期化確認レジスタ 2 4 の 4 ビット以上のデータが 0 となった場合、異常が発生したと判定する。このように、初期化確認レジスタ 2 4 のデータに冗長性を持たせることにより、データの読み出し時等に発生したノイズによる誤判定を回避することができる。

【 0 0 3 2 】

制御信号インターフェース部 1 1 は、初期化確認レジスタ 2 4 から供給される制御レジスタ異常検出信号が 1 から 0 に変更されると、制御レジスタ 2 1 ~ 2 3 の保持されている設定データに異常が発生したと判定し、不揮発性メモリ 1 3 から設定データを読み出し、制御レジスタ部 1 2 に出力する。これにより、制御レジスタ 2 1 ~ 2 3 には、再度、設定データが保持される。この結果、撮像部 1 0 は、設定された設定データに応じた撮像を行うことができる。

【 0 0 3 3 】

次に、制御レジスタ部 1 2 の他の構成について説明する。

【 0 0 3 4 】

図4は、制御レジスタ部の他の構成を説明するための図である。

【0035】

図3の例では、制御信号インターフェース部11により設定データが設定されると、制御信号インターフェース部11の制御で初期化確認レジスタ24の値を0から1に書き換えていたが、図4の例では、制御信号インターフェース部11により設定データが設定されると自動的に初期化確認レジスタ24を0から1に書き換える構成になっている。

【0036】

制御レジスタ部12は、図3の構成からAND回路31を追加して構成されている。このAND回路31には、制御レジスタ21～23から初期状態信号A1～A3が入力される。制御レジスタ21～23は、それぞれ制御信号インターフェース部11から設定データが書き込まれていない初期状態では、初期状態信号A1～A3として0をAND回路31に出力し、制御信号インターフェース部11から設定データが書き込まれた状態では、初期状態信号A1～A3として1をAND回路31に出力する。

【0037】

AND回路31は、初期状態信号A1～A3が全て1の場合、初期化確認レジスタ24に1を出力する。これにより、初期化確認レジスタ24は、制御レジスタ21～23にプロセッサ3から設定データが書き込まれると、初期状態の0から設定完了の1に書き換えられる。

【0038】

ここで、初期状態信号A1～A3を出力する制御レジスタ21～23の構成について説明する。

【0039】

図5は、制御レジスタの構成を説明するための図である。なお、制御レジスタ21～23は、同様の構成のため、代表して制御レジスタ21の構成について説明する。

【0040】

制御レジスタ21は、制御レジスタ32及び33と、インバータ回路34及び35と、比較部36とを有して構成される。

【0041】

制御レジスタ32及び33は、初期値として00が保持されている。制御レジスタ32の初期値は、比較部36に供給される。制御レジスタ33の初期値は、インバータ回路35により反転され、比較部36に供給される。即ち、制御信号インターフェース部11から設定データが書き込まれていない初期状態では、比較部36に制御レジスタ32から00が入力され、インバータ回路35から11が入力されることになる。このように、初期状態では、制御レジスタ32とインバータ回路35とから比較部36に異なる値が入力される。

【0042】

一方、制御信号インターフェース部11から設定データが制御レジスタ21に供給されると、制御レジスタ32にその設定データが保持される。制御レジスタ32に保持された設定データは、撮像部10の各部に供給されるとともに、比較部36に供給される。例えば、設定データが11の場合、比較部36に制御レジスタ32から11が入力される。

【0043】

また、制御信号インターフェース部11からの設定データは、インバータ回路34により反転され、制御レジスタ33に保持される。制御レジスタ33に保持された設定データは、インバータ回路35で反転され、比較部36に出力される。即ち、設定データが11の場合、インバータ回路34で反転され、制御レジスタ33に00が保持された後、インバータ回路35で反転され11が比較部36に供給される。このように、制御信号インターフェース部11から設定データが書き込まれると、制御レジスタ32とインバータ回路35とから比較部36に同じ値が入力される。

【0044】

比較部36は、制御レジスタ32からの値とインバータ回路35からの値を比較し、不

10

20

30

40

50

一致の場合、初期状態信号 A 1 として 0 を出力し、一致した場合、初期状態信号 A 1 として 1 を出力する。即ち、比較部 3 6 は、初期状態では 0 を A N D 回路 3 1 に出力し、設定データが書き込まれると 1 を A N D 回路 3 1 に出力する。

【 0 0 4 5 】

制御レジスタ 2 2 及び 2 3 も同様の構成であり、それぞれ初期状態では 0 を A N D 回路 3 1 に出力し、設定データが書き込まれると 1 を A N D 回路 3 1 に出力する。制御レジスタ 2 1 ~ 2 3 の全てに設定データが書き込まれると、初期状態信号 A 1 ~ A 3 が全て 1 となり、A N D 回路 3 1 から 1 が初期化確認レジスタ 2 4 に出力される。これにより、初期化確認レジスタ 2 4 は、初期状態の 0 から設定完了の 1 に書き換えられる。

【 0 0 4 6 】

その他の動作は、図 3 と同様である。即ち、初期化確認レジスタ 2 4 は、電気メス等のノイズにより設定データに異常が発生して 1 から 0 に値が書き換えられると、異常が発生したと判定する。制御信号インターフェース部 1 1 は、初期化確認レジスタ 2 4 から供給される制御レジスタ異常検出信号が 1 から 0 に変更されると、制御レジスタ 2 1 ~ 2 3 の保持されている設定データに異常が発生したと判定し、不揮発性メモリ 1 3 から設定データを読み出し、制御レジスタ部 1 2 に出力する。これにより、制御レジスタ部 1 2 の制御レジスタ 2 1 ~ 2 3 には、再度、設定データが保持される。この結果、撮像部 1 0 は、設定された設定データに応じた撮像を行うことができる。

【 0 0 4 7 】

以上のように、本実施の形態の撮像装置としての撮像部 1 0 は、ノイズ等により制御レジスタ部 1 2 に設定された設定データに異常が発生したことを検出すると、不揮発性メモリ 1 3 に記憶された設定データを読み出し、再度、制御レジスタ部 1 2 に設定するようにした。この結果、撮像部 1 0 は、ノイズの影響で出画不良が発生した場合でも、再度、不揮発性メモリ 1 3 に記憶されている設定データを制御レジスタ部 1 2 に設定し、設定された設定データに応じた撮像を行うことができる。

【 0 0 4 8 】

よって、本実施の形態の撮像装置によれば、ノイズの影響を受けた場合にも正常な出画を確保することができる。

【 0 0 4 9 】

(第 2 の実施の形態)

次に、第 2 の実施の形態について説明する。

【 0 0 5 0 】

図 6 は、第 2 の実施の形態に係る撮像部の構成を示す図である。なお、図 6 において図 2 と同様の構成については、同一の符号を付して説明を省略する。

【 0 0 5 1 】

図 6 に示すように、撮像部 1 0 a は、図 2 の撮像部 1 0 に加え、周期カウンタ 4 1 と、比較部 4 2 とを有して構成されている。

【 0 0 5 2 】

T G 部 1 4 からのパルスは、周期カウンタ 4 1 及び比較部 4 2 に供給される。また、不揮発性メモリ 1 3 に記憶されているパルスの情報が周期カウンタ 4 1 に供給される。

【 0 0 5 3 】

周期カウンタ 4 1 は、不揮発性メモリ 1 3 に記憶されているパルスの情報に応じたパルスを T G 部 1 4 からのパルスでリセットし、T G 部 1 4 からのパルスと同一周期でパルスを発生する。周期カウンタ 4 1 は、T G 部 1 4 のパルスと同一周期で発生したパルスを比較部 4 2 に出力する。なお、周期カウンタ 4 1 は、複数のパルスに応じて複数設けるようにしてもよい。例えば、T G 部 1 4 からのパルスは、フレーム周期や水平ライン周期等があり、これらのパルス数に応じて、周期カウンタ 4 1 を複数設けるようにする。

【 0 0 5 4 】

比較部 4 2 は、T G 部 1 4 からのパルスと周期カウンタ 4 1 からのパルスとの周期を比較し、パルスが同時に発生した場合、制御レジスタ 2 1 ~ 2 3 の設定データに異常がない

10

20

30

40

50

と判定する。一方、比較部 4 2 は、T G 部 1 4 のパルスが周期カウンタ 4 1 のパルスより後に発生した (T G 部 1 4 の周期が長い) 場合、あるいは、T G 部 1 4 のパルスが周期カウンタ 4 1 のパルスより前に発生した (T G 部 1 4 の周期が短い) 場合、制御レジスタ 2 1 ~ 2 3 の設定データに異常があると判定する。比較部 4 2 は、制御レジスタ 2 1 ~ 2 3 の設定データに異常があると判定した場合、制御信号インターフェース部 1 1 に異常判定信号を出力する。

【 0 0 5 5 】

制御信号インターフェース部 1 1 は、比較部 4 2 から異常判定信号が入力されると、不揮発性メモリ 1 3 に記憶されている設定データを読み出し、再度、制御レジスタ部 1 2 の制御レジスタ 2 1 ~ 2 3 に設定データの設定を行い、撮像部 1 0 a の動作を保持する。

10

【 0 0 5 6 】

次に、このように構成された撮像部 1 0 a の動作について説明する。

【 0 0 5 7 】

図 7 は、T G 部及び周期カウンタで発生するパルスの例を説明するための図である。

【 0 0 5 8 】

図 7 A は、T G 部 1 4 のパルスと周期カウンタ 4 1 のパルスとが同時に発生している例であり、図 7 B は、T G 部 1 4 のパルスが周期カウンタ 4 1 のパルスより後に発生している例であり、図 7 C は、T G 部 1 4 のパルスが周期カウンタ 4 1 のパルスより前に発生している例である。

【 0 0 5 9 】

20

図 7 A に示すように、T G 部 1 4 のパルスと周期カウンタ 4 1 のパルスとが同時に発生した場合、制御レジスタ 2 1 ~ 2 3 の設定データに異常がないと比較部 4 2 により判定される。一方、図 7 B に示すように、T G 部 1 4 のパルスが周期カウンタ 4 1 のパルスより後に発生した、即ち、T G 部 1 4 のパルスの周期が周期カウンタ 4 1 のパルスの周期より長い場合、制御レジスタ 2 1 ~ 2 3 の設定データに異常があると比較部 4 2 により判定される。同様に、図 7 C に示すように、T G 部 1 4 のパルスが周期カウンタ 4 1 のパルスより前に発生した、即ち、T G 部 1 4 のパルスの周期が周期カウンタ 4 1 のパルスの周期より短い場合、制御レジスタ 2 1 ~ 2 3 の設定データに異常があると比較部 4 2 により判定される。

【 0 0 6 0 】

30

比較部 4 2 により制御レジスタ部 1 2 の設定データに異常ありと判定された場合、比較部 4 2 から異常判定信号が制御信号インターフェース部 1 1 に出力される。比較部 4 2 から異常判定信号が制御信号インターフェース部 1 1 に入力されると、不揮発性メモリ 1 3 の記憶されている設定データが読み出され、制御レジスタ部 1 2 に出力される。これにより、再度、制御レジスタ部 1 2 に設定データが設定され、撮像部 1 0 a の動作を保持する。

【 0 0 6 1 】

以上のように、本実施の形態の撮像部 1 0 a によれば、第 1 の実施の形態の撮像部 1 0 と同様に、ノイズの影響を受けた場合にも正常な出画を確保することができる。

【 0 0 6 2 】

40

(第 3 の実施の形態)

次に、第 3 の実施の形態について説明する。

【 0 0 6 3 】

図 8 は、第 3 の実施の形態に係る撮像部の構成を示す図である。なお、図 8 において図 6 と同様の構成については、同一の符号を付して説明を省略する。

【 0 0 6 4 】

図 8 に示すように、撮像部 1 0 b は、図 6 の制御信号インターフェース部 1 1 に代わり、制御信号インターフェース部 1 1 a を用いて構成されている。

【 0 0 6 5 】

制御信号インターフェース部 1 1 a は、メモリ 5 1 を有している。再設定発生情報記憶

50

部としてのメモリ51には、制御信号インターフェース部11aによって制御レジスタ部12に設定データが再度設定された場合に、再設定発生情報が記憶される。この再設定発生情報は、第1の通信部を構成する制御信号インターフェース部11aを介してプロセッサ3の制御部19に読み出される。

【0066】

プロセッサ3の制御部19は、メモリ51に記憶されている再設定発生情報を読み出し、撮像部10bで異常が発生して、設定データの再設定が行われたと判定した場合、異常が発生する前にプロセッサ3から伝送された設定データ、ここでは、プロセッサ3を用いてユーザが任意に設定した設定データを撮像部10bの制御信号インターフェース部11aに送信する。このように、制御部19は、再設定が行われた場合にユーザが任意に設定した設定データを撮像部10bの制御信号インターフェース部11aに送信する第2の通信部及び撮像素子制御情報再送信部を構成する。

10

【0067】

このように、撮像部10bは、制御レジスタ部12に異常が発生した場合、不揮発性メモリ13から電源投入時に設定される設定データを読み出し、制御レジスタ部12に再度設定する。これにより、撮像部10bは、出画不良の状態から素早く正常な撮像状態に復帰することができる。そして、撮像部10bは、設定データを再度設定したことを示す再設定発生情報をメモリ51に記憶する。プロセッサ3の制御部19は、この再設定発生情報を読み出し、撮像部10bで再設定が行われことを検知すると、プロセッサ3からユーザが設定した任意の設定データを制御信号インターフェース部11aに出力し、制御レジスタ部12に設定する。

20

【0068】

以上のように、本実施の形態の撮像部10bによれば、ノイズの影響を受けた場合にも正常な出画を確保することができるとともに、ノイズの影響を受ける前のユーザが任意に設定した設定データに応じた撮像を行うことができる。

【0069】

なお、上述した各実施の形態で説明した撮像部は、挿入部6の先端部7に設ける構成となっているが、例えば、硬性鏡等のカメラヘッドに設けられていてもよい。

【0070】

本発明は、上述した実施の形態に限定されるものではなく、本発明の要旨を変えない範囲において、種々の変更、改変等が可能である。

30

【0071】

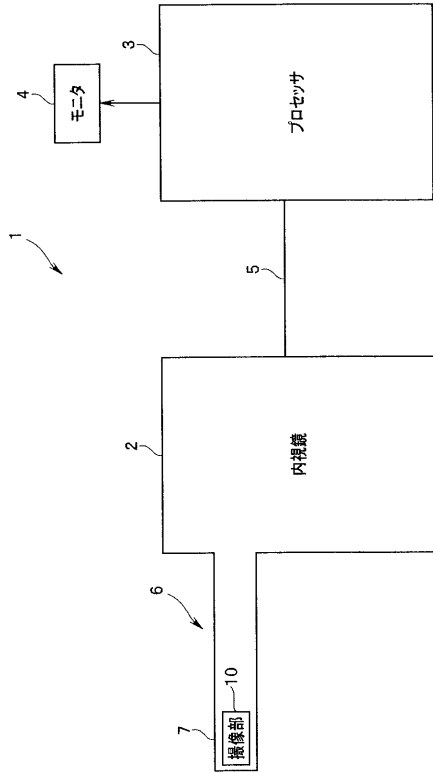
本出願は、2011年7月5日に日本国に出願された特願2011-149463号公報を優先権主張の基礎として出願するものであり、上記の開示内容は、本願明細書、請求の範囲、図面に引用されたものとする。

【要約】

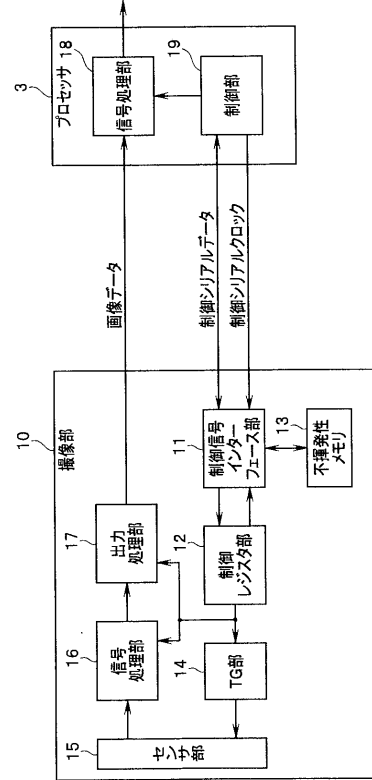
撮像部10は、被写体を撮像するセンサ部15と、センサ部15を制御する制御レジスタ部12と、制御レジスタ部12へ設定される設定データを記憶する不揮発性メモリ13と、不揮発性メモリ13に記憶されている設定データを、制御レジスタ部12へ設定する制御信号インターフェース部11と、制御レジスタ部12の異常を検知する初期化確認レジスタ24とを有する。制御信号インターフェース部11は、初期化確認レジスタ24により異常が検知されたとき、不揮発性メモリ13から設定データを読み出し、制御レジスタ部12へ再設定するように制御する。

40

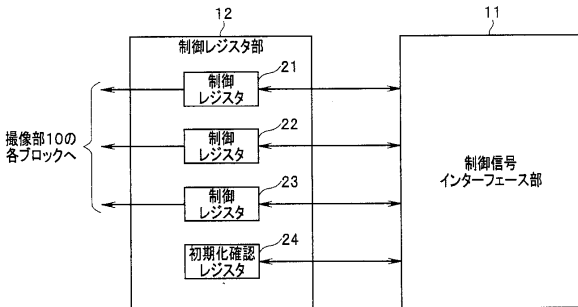
【図1】



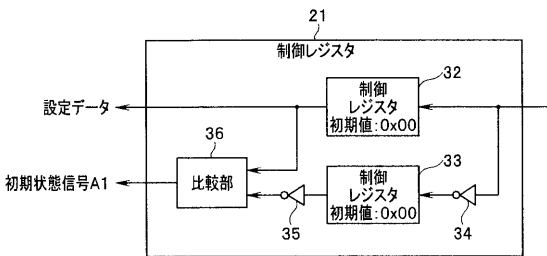
【図2】



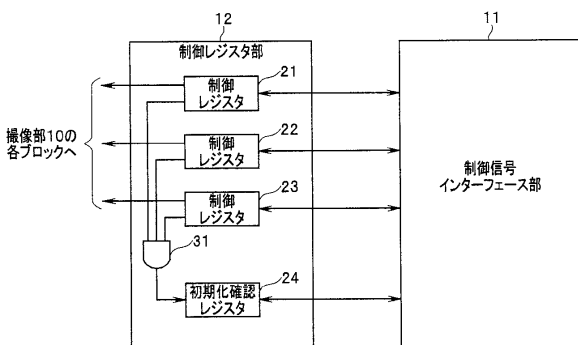
【図3】



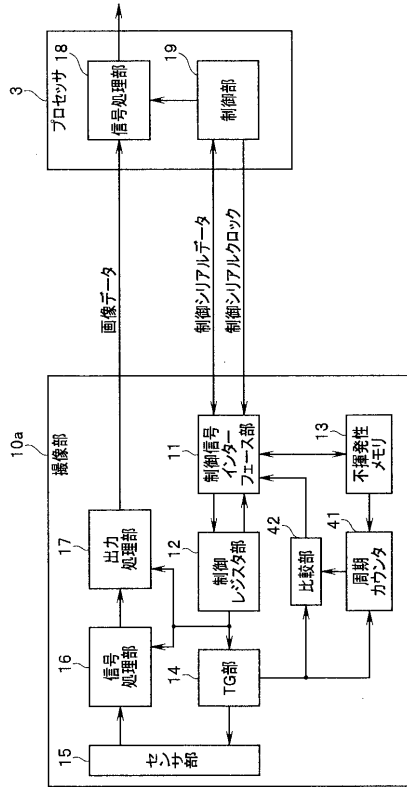
【図5】



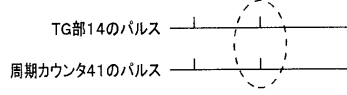
【図4】



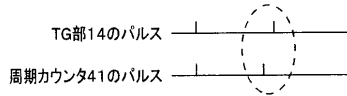
【図6】



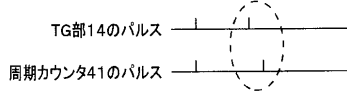
【図7A】



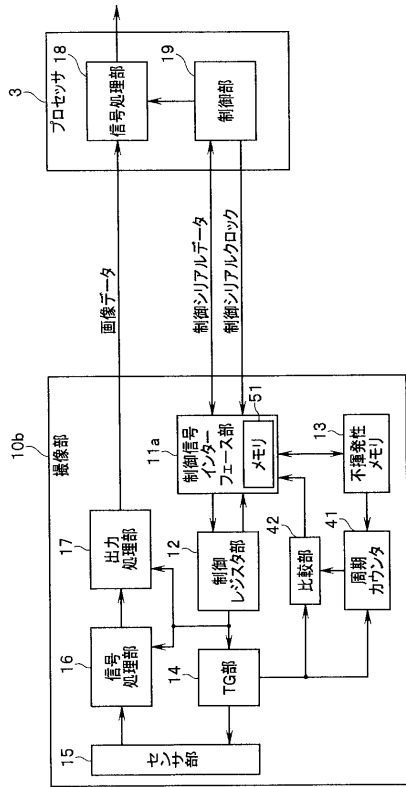
【図7B】



【図7C】



【図8】



フロントページの続き

(51)Int.Cl. F I
H 0 4 N 5/374 (2011.01) H 0 4 N 5/335 7 4 0

(72)発明者 石関 学
東京都渋谷区幡ヶ谷2丁目43番2号 オリジナルメディカルシステムズ株式会社内

(72)発明者 橋本 秀範
東京都渋谷区幡ヶ谷2丁目43番2号 オリジナルメディカルシステムズ株式会社内

審査官 樋熊 政一

(56)参考文献 特開2001-077955(JP,A)
特開2005-342147(JP,A)

(58)調査した分野(Int.Cl., DB名)
A 6 1 B 1 / 0 0
G 0 2 B 2 3 / 2 4
H 0 4 N 5 / 2 2 5
H 0 4 N 5 / 3 3 5

专利名称(译)	内窥镜系统		
公开(公告)号	JP5220964B1	公开(公告)日	2013-06-26
申请号	JP2013500284	申请日	2012-07-02
[标]申请(专利权)人(译)	奥林巴斯医疗株式会社		
申请(专利权)人(译)	オリンパスメディカルシステムズ株式会社		
当前申请(专利权)人(译)	オリンパスメディカルシステムズ株式会社		
[标]发明人	高橋秀次 香川涼平 石関学 橋本秀範		
发明人	高橋 秀次 香川 涼平 石関 学 橋本 秀範		
IPC分类号	A61B1/04 G02B23/24 H04N5/225 H04N5/341 H04N5/357 H04N5/374		
CPC分类号	A61B1/00009 A61B1/00002 A61B1/00006 A61B1/00011 A61B1/00018 A61B1/045 A61B1/05 H04N5/357 H04N2005/2255		
FI分类号	A61B1/04.372 G02B23/24.B H04N5/225.C H04N5/335.410 H04N5/335.570 H04N5/335.740		
代理人(译)	伊藤 进 长谷川 靖 ShinoUra修		
审查员(译)	棕熊正和		
优先权	2011149463 2011-07-05 JP		
其他公开文献	JPWO2013005719A1		
外部链接	Espacenet		

摘要(译)

图像捕获部10包括用于捕获被摄体的图像的传感器部15，用于控制传感器部15的控制寄存器部12，用于存储在控制寄存器部12中设置的设置数据的非易失性存储器13以及非易失性存储器13。它具有用于在控制寄存器部分12中设置所存储的设置数据的控制信号接口部分11，以及用于在控制寄存器部分12中检测异常的初始化确认寄存器24。当初始化确认寄存器24检测到异常时，控制信号接口单元11从非易失性存储器13读取设置数据，并且控制控制寄存器单元12以重置设置数据。

【 図 2 】

